

MEHDI BOUAMA

M2 SETI - Systèmes embarqués / FPGA / Conception numérique

Orsay, France | +33 6 69 48 54 19 | mehdi.bouama.pro@gmail.com
linkedin.com/in/mehdi-bouama | github.com/mahdidou711

Profil

Étudiant en Master 2 SETI à l'Université Paris-Saclay, spécialisé en Architecture. Profil transversal associant conception numérique FPGA/VHDL et vérification RTL, C/C++ embarqué et intégration Linux/Raspberry Pi, ainsi que robotique autonome et interfaces capteurs/actionneurs. Recherche d'un stage de fin d'études de 4 à 6 mois, disponible à partir du 18 mars 2027, en systèmes embarqués, FPGA/SoC, conception numérique ou intégration matériel-logiciel.

Compétences techniques

FPGA / Conception RTL : VHDL, FSM, datapath, architecture processeur, arithmétique numérique, Quartus, Vivado (mini-projet).

Vérification : testbenches VHDL, vérification exhaustive, modèle de référence indépendant, CI GitHub Actions.

Systèmes embarqués / Logiciel : C, C++, Python, Linux/Raspberry Pi, ESP32, STM32 (projet académique), I2C, UART, PWM.

Outils : Git, CMake, Make.

Projets techniques

Processeur multicycle 8 bits - vérification RTL et préparation du portage DE1 2026
Dépôt GitHub

- Extension d'un RTL universitaire existant (FSM, ALU et datapath d'origine) : environnement de vérification, correction du compteur programme et préparation du portage DE1 (wrapper, projet Quartus, contraintes et broches).
- Vérification : **1 573 888 vecteurs exhaustifs** sur l'ALU et ses sous-unités (0 erreur, modèle de référence indépendant), distincts de la régression processeur séparée et de la CI GitHub Actions.

Cœurs VHDL séquentiels - racine carrée entière 16 bits et recherche 2026
GitHub [sqrt16](#) | GitHub [search/mult](#)

- Cœur sqrt16 unsigned : 8 itérations, résultat `floor(sqrt(X))` après **9 périodes d'horloge** ; vérification exhaustive des 65 536 entrées en simulation RTL avec un modèle de référence indépendant.
- Bloc `searchx` développé (test historique sur DE1 précédant la correction actuelle de capture d'entrée ; la version actuelle n'est pas testée sur carte) ; vérification exhaustive en simulation RTL d'un multiplicateur shift-add 8x8 écrit par un autre étudiant (65 536 combinaisons).

CoVAPSy - véhicule autonome 1/10 Jan. 2026 - Mai 2026
Dépôt GitHub

- Raspberry Pi 4, RPLidar A2M12 (UART), sonar SRF10 (I2C), ESC/servo PWM ; boucle de contrôle Python réactive configurée à **50 Hz**.
- Navigation et commande, watchdog LiDAR, récupération en cas de blocage et télémétrie CSV.

Autres projets techniques : véhicules STM32/ESP32 avec PCB personnalisés ; C/OpenMP/SIMD ; calculatrice RPN en C99/CMake ; C++ orienté objet / structures de données.

Expérience

Professeur particulier - activité indépendante Sept. 2024 - présent
Mathématiques, physique, électronique et programmation ; enseignement individualisé du secondaire au post-bac.

Stage d'observation en génie électrique - EPTV, Alger Juin 2023
Immersion de deux semaines.

Formation

Université Paris-Saclay - Master 2 SETI 2026 - 2027
Systèmes embarqués et traitement de l'information - spécialité : Architecture

Université Paris-Saclay - Master 1 E3A 2025 - 2026
Systèmes autonomes, intelligence embarquée et traitement de l'information

Université Paris-Saclay - Licence 3 E3A 2024 - 2025
Électronique, énergie électrique, automatique

Licence - Électronique - USTHB, Alger 2021 - 2024

Langues et certifications

Arabe : langue maternelle | Français : C2 - TCF | Anglais : C1 - Linguaskill